

индекс 3624

Препринт ЕФИ-1088(51)-88

ԵՐԵՎԱՆԻ ՖԻԶԻԿԱՅԻ ԻՆՍՏԻՏՈՒՏ  
ЕРЕВАНСКИЙ ФИЗИЧЕСКИЙ ИНСТИТУТ  
YEREVAN PHYSICS INSTITUTE

В.Г.ВОЛЧИНСКИЙ, В.П.ВУКОЛОВ, П.И.ГАЛУМЯН,  
А.К.МОВСЕСЯН, Р.О.ОГАНЕЗОВ

ЭЛЕКТРОННАЯ АППАРАТУРА ЭКСПЕРИМЕНТАЛЬНОЙ  
УСТАНОВКИ ПО ИССЛЕДОВАНИЮ ПОЛЯРИЗАЦИОННЫХ  
ПАРАМЕТРОВ В РЕАКЦИЯХ ФОТОРОЖДЕНИЯ НА  
НУКЛОНАХ И ЛЕГКИХ ЯДРАХ



ЕРЕВАНСКИЙ ФИЗИЧЕСКИЙ ИНСТИТУТ

ЦНИИатоминформ  
ЕРЕВАН—1988

Նախնատիպ ԵՖԻ-1088(51)-88

Պ.Ի. ՂԱԼՈՒՄՅԱՆ, Ա.Կ. ՄՈՎՍԵՍՅԱՆ, Վ.Գ. ՎՈԼՉԻՆՍԿԻ,  
Վ.Պ. ՎՈՒԿՈԼՈՎ, Ռ.Օ. ՕԳԱՆԵԶՈՎ

ԷԼԵԿՏՐՈՆԱՑԻՆ ՍԱՐՔԱԼՈՐՈՒՄՆԵՐ ՆՈՒԿԼՈՆՆԵՐԻ ԵՎ ԹՆՔԵԼ  
ՄԻՋՈՒԿՆԵՐԻ ՎՐԱ ՓՈՏՈԾՆՄԱՆ ՓՈԽԱԶԴԵՑՈՒԹՅՈՒՆՆԵՐՈՒՄ  
ԲԵՎԵՌԱՑՄԱՆ ՊԱՐԱՄԵՏՐՆԵՐԻ ՀԵՏԱԶՈՏՄԱՆ  
ՓՈՐՉԱՌԱՅԱՆ ՍԱՐՎԱԾՔԻ ՀԱՄԱՐ

Նկարագրված է ԿԱՄԱԿ ստանդարտի էլեկտրոնային բլոկների մի համակարգ, որը նախատեսված է ավտոմատացնելու Ֆոտոծնման հետազոտությունների ֆիզիկական մի սարվածքը: Աշխատանքում նկարագրված է դրանց գործառնությունը, բերված են տեխնիկական ընունթաղերն ու սկզբունքային սխեմաները: Այդ մոդուլների կազմածո միակցությունը օգտագործվել է իրական ֆիզիկական փորձի ժամանակ:

Երևանի ֆիզիկայի ինստիտուտ  
Երևան 1988

Препринт ЕФИ-1088(51)-88

УДК 58.087.9

В.Г.ВОЛЧИНСКИЙ, В.П.ВУКОЛОВ, П.И.ГАЛУМЯН,  
А.К.МОВСЕСЯН, Р.О.ОГАНЕЗОВ

ЭЛЕКТРОННАЯ АППАРАТУРА ЭКСПЕРИМЕНТАЛЬНОЙ  
УСТАНОВКИ ПО ИССЛЕДОВАНИЮ ПОЛЯРИЗАЦИОННЫХ ПАРАМЕТРОВ  
В РЕАКЦИЯХ ФОТОРОЖДЕНИЯ НА НУКЛОНАХ И ЛЕГКИХ ЯДРАХ

Описана система блоков электроники в стандарте КАМАК, предназначенных для автоматизации физической установки по исследованию процессов фоторождения. В работе описывается их функциональное назначение, приведены технические характеристики и принципиальные схемы. Комплекс данных модулей был использован при проведении реального физического эксперимента.

Ереванский физический институт  
Ереван 1988

P.I. GHALUMIAN, A.K. MOVSESSIAN, R.O. OGANEZOV,  
V.G. VOLCHINSKY, V.P. VUKOLOV

ELECTRONIC EQUIPMENT OF AN EXPERIMENTAL SET-UP FOR  
INVESTIGATION OF POLARIZATION PARAMETERS IN THE  
REACTIONS OF PHOTOPRODUCTION ON NUCLEONS  
AND LIGHT NUCLEI

A system of CAMAC electronic units for automation of a physical set-up for investigation of photoproduction processes is described. Their functional purpose is described and their specifications and basic diagrams are presented in this paper. A complex of such modules was used in a real physical experiment.

Yerevan Physics Institute  
Yerevan 1988

Экспериментальная установка по исследованию поляризационных параметров в реакциях фоторождения содержит в своем составе ряд крупных узлов таких, как:

- система управления и мониторинга фотонного пучка когерентного тормозного излучения (30-канальный парный спектрометр);
- магнитный спектрометр;
- детекторы вторичных частиц (нейтронный время-пролетный спектрометр) и т.д.

Функциональные блок-схемы парного (PS -30) и нейтронного спектрометров приведены на рис.1,2.

Для реализации логической структуры парного спектрометра разработаны блоки электронной аппаратуры наносекундного диапазона.

Во всех блоках в качестве основных компонентов использованы микросхемы серии К500. Электронные блоки выполнены в конструктивах КАМАК единичной ширины.

Ниже приводятся краткие описания, технические характеристики и принципиальные схемы электронных блоков, входящих в данную систему.

1. Шестиканальная двухходовая схема совпадения с временным формированием выходных импульсов с использованием линий задержки ЛЗОИ и общим каналом запрета

Принципиальная схема этого блока показана на рис.3. Входные формирователи уровней ( NIM-ЕСL ) выполнены на основе дифференциальных приемников К500 ЛПН5 и смещающих диодов, что позволило отказаться от транзисторных переходников уровней и предоставило возможность регулировки порога на всех входах блока.

Схема совпадений с общим каналом запрета реализована на микросхемах D5 - D10. Результирующий сигнал с выхода схем совпадений поступает на формирователь по длительности, представляющий собой одновибратор с линией задержки ЛЗОИ в цепи обратной связи [1]. Основные достоинства данного формирователя - высокая стабильность времени выдержки и универсальный запуск без ограничений на длительность входных импульсов. На каждом выходе установлены переходники уровней ЕСL-NIM.

Время задержки прохождения сигнала со входа на выход составляет 10 нс. Время перекрытия входных импульсов - 3 нс. Диапазон устанавливаемой длительности выходных сигналов (перемычками на ЛЗОИ) составляет 3 - 24 нс.

2. Четырехканальный блок временного формирования со стабильным временем выдержки, разветвлением на 3 выхода каждого канала и общим каналом запрета

Принципиальная схема данного блока показана на рис.4.

Через переходники уровней NIM-ЕСL входные сигналы поступают на схемы пропускания и одновибраторы формирования с линией задержки в цепи обратной связи (микросхемы D1, D4, D6, D8) [1]. Линия задержки может быть выполнена в виде отрезка коаксиального кабеля или линии задержки ЛЗОИ. С выходов одновибраторов сигнал поступает на разветвители на три направления и далее, на переходники уровней ЕСL-NIM.

Блок временного формирования обеспечивает высокую стабильность времени выдержки и универсальный запуск без ограничения на максимальную длительность входных сигналов.

Минимальная длительность входных сигналов составляет 3 нс. Максимальная задержка прохождения сигнала - 10 нс.

3. Сдвоенный разветвитель логических сигналов на 6 направлений с каналом запрета

Принципиальная схема блока приведена на рис.5.

Через переходники уровней NIM-ЕСL входные импульсы поступают на схемы пропускания D1, D5 с каналом запрета, а с их выходов на схемы разветвления D2, D3, D7, D8 (6 направлений для каждого канала). На каждом выходе имеется переходник уровней ЕСL-NIM. Максимальная задержка прохождения сигналов - 9 нс. Минимальная длительность входных сигналов - 3 нс.

По своим временным характеристикам данный блок аналогичен разветвителю, рассмотренному в работе [2].

4. 8-канальная схема строб-совпадений с формированием по длительности выходных сигналов с использованием линий задержки ЛЗОИ и общим каналом запрета

Принципиальная схема блока приведена на рис.6.

В качестве переходников уровней с общим регулятором порога для входных импульсов применены дифференциальные приемники К500ЛП115 и смещающие диоды (см. вышеизложенное). Схемы пропускания-одновибраторы с линией задержки в цепи обратной связи [1] выполнены на микросхемах D4 - D11. Выходные сигналы в уровнях НИМ поступают на разъемы передней панели блока. Так же, как и в предыдущих блоках, основной особенностью схемы является высокая стабильность времени выдержки, что особенно важно для последующего применения этих выходных сигналов в аппаратуре парного спектрометра. Минимальная длительность входных сигналов - 4 нс. Длительность выходных сигналов устанавливается переключками на линии задержки ЛЗОИ в пределах 3-24 нс. Задержка прохождения сигналов с входа на выход составляет - 12 нс.

5. 12-канальная схема строб-совпадений с выходными сигналами в уровнях ТТЛ и общим каналом запрета

Принципиальная схема блока приведена на рис.7.

Как и ранее, переходники уровней НИМ-ЕСЛ выполнены на микросхемах К500ЛП115 и диодных смесителях. Схемы пропускания для входных стробирующих импульсов и сигналов запрета выполнены на микросхемах D2, D10, D15. Одновибраторы временного

формирования выполнены на дифференциальных приемниках К500ЛП115 [1]. В схеме применены (после одновибраторов) переходники уровней ЕСЛ-ТТЛ (К500ЛП125). Через буферные схемы D6, D13, D18 (серия К131) сигналы в уровнях ТТЛ поступают на выходной многоконтактный разъем для последующего соединения с двоичными счетчиками (РОСОН 401). Минимальная длительность входных сигналов - 5 нс. Длительность выходных сигналов может быть установлена в пределах 100-1000 нс. Применены микросхемы серии К500 и К131.

Ниже описываются блоки электроники, примененные в других узлах (кроме парного спектрометра) физической установки по изучению реакции фоторождения, таких, как: нейтронный и магнитный спектрометры и т.д., а также блоки, использованные в качестве управляющих и вспомогательных.

1. Смеситель-разветвитель быстрых логических сигналов

Принципиальная схема блока приведена на рис.8.

Блок состоит из 2 - 3 входных логических смесителей и одного 4-входного. Каждый выход смесителей разветвляется на два (см. аналогичный блок в работе [2]). В качестве переходников уровней использованы дифференциальные приемники К500ЛП115 с общей регулировкой порога и диодные смесители уровней. Операция логического суммирования осуществляется на микросхеме D4, каждый выход которой подсоединен к элементам разветвителя. На всех выходах разветвителей установлены собранные на парах транзисторов стандартные переходники уровней ЕСЛ - НИМ.

В блоке применены микросхемы серии К500. Минимальная длительность входных сигналов - 3 нс. Максимальная суммарная задержка прохождения сигнала составляет 10 нс. Блок выполнен в конструктиве КАМАК единичной ширины.

## 2. 16-канальная схема строб-совпадений с регистром памяти и управлением по магистрали КАМАК

Принципиальная схема блока приведена на рис.9.

Как и в предыдущих блоках, на всех входах данного блока установлены дифференциальные приемники К500ЛП115 со смещающими диодами, которые образуют переходники уровней NIM-ЕСЛ с возможностью общей регулировки порога прохождения входных импульсов [3]. Это удобно для эффективной регистрации входных сигналов с существенно низкой амплитудой (например, ниже, чем -0,5 В вследствие затухания в кабеле).

Элементы стробирования выполнены на микросхемах D3, D3, D4, D4 (К500ЛМ101). Запоминание результата совпадений осуществляется в триггерах быстрой памяти D5- D8 и D5- D8 (К500ТМ130), с их выходов, через переходники уровней ЕСЛ- TTL - D9, D9, D1Q, D10 (К500ЛУ125) и буферные элементы D11, D11, D12, D12 (К155ЛА8), информация с элементов памяти (при соответствующем сигнале чтения) поступает по магистрали КАМАК.

Блок содержит общую схему суммирования сигналов, прошедших стробирование (I6"ИЛИ"), сигнал которой выводится на заднюю панель блока в уровнях NIM. Он имеет также возможность внешнего быстрого сброса памяти (вход "СБРОС" на передней панели). По сигналу I6 "ИЛИ" происходит установка триггера запроса LAM

в единичное состояние.

Основные функции и команды КАМАК:

1. NA(0)F(0) - чтение регистра данных с I по I6 канал (R1-R16)  
X=1; Q=1.
2. NA(0)F(2) - чтение и сброс регистра данных с I по I6 канал (R1-R16) X=1; Q=1.
3. NA(0)F(8) - проверка состояния источника запросов LAM  
X=1; Q=L.
4. NA(0)F(10) - сброс триггера LAM  
X=1; Q=0.
5. NA(0)F(24) - блокировка сигнала запроса LAM  
X=1; Q=0.
6. NA(0)F(26) - разблокировка сигнала запроса LAM

Сигналы Z и G устанавливают регистр памяти в "0" состояние. Минимальная длительность регистрируемых сигналов и стробирующего импульса составляет 5 нс. Время перекрытия импульсов при совпадении - 3 нс. В блоке использованы (в быстрой части) микросхемы серии К500 наносекундного диапазона. Блок выполнен в конструктиве КАМАК единичной ширины.

## 3. Модуль управления и формирования "триггерных" сигналов (МУ ФТС)

Данный модуль был разработан для решения задач формирования управляющих сигналов физического эксперимента и проведения необходимых программных тестовых процедур.

Принципиальная схема блока приведена на рис. I0.

Основные функции и команды КАМАК:

1.  $NA(1)F(17); W1=0$  - установка режима функционирования только с "триггерным" сигналом первого уровня (режим  $M1$ ). При выполнении данной команды блокируется прохождение сигнала "СБРОС" на выход. Появление "триггерного" сигнала  $M1$  вызывает установку  $LAM$  и блокирует его установку от "триггерного" сигнала второго уровня  $M2$ .

2.  $NA(1)F(17); W1=1$  - установка режима функционирования, использующего оба "триггерных" сигнала  $M1$  и  $M2$  (режим  $M2$ ). Рассмотрим временную диаграмму, представленную на рис. II.

В данном случае на вход блока всегда поступает "триггерный" сигнал  $M1$ . При отсутствии импульса  $M2$  в течение 300 нс (это время выбирается из условий эксперимента) после появления сигнала  $M1$ , возникает сигнал "СБРОС" (в уровнях  $NIM$  и  $TTL$ ). Прохождение сигнала запроса  $LAM$  от "триггерного" сигнала  $M1$  блокируется. При появлении сигнала  $M2$  в течение времени - 300 нс, прохождение сигнала "СБРОС" блокируется и "триггерный" сигнал  $M2$  генерирует сигнал запроса.

Сигнал "ВОРОТ" ("GATE") блокируется при каждом появлении сигнала запроса  $LAM$  и в течение 300 нс (время ожидания появления "триггерного" сигнала  $M2$ ).

3.  $NA(1)F(1)$  - чтение информации об установленном режиме с регистра управления:  $R1=0$  режим  $M1$ ,  $R1=1$  - режим  $M2$ .

4.  $NA(0)F(8)$  - проверка запроса  $LAM$ .  
 $X=1; Q=L$ .

5.  $NA(0)F(10)$  - сброс триггера  $LAM$ .

6.  $NA(0)F(26)$  - разблокировка  $LAM$  и  $GATE$

7.  $NA(0)F(24)$  - блокировка  $LAM$  и "GATE".

8.  $NA(0)F(25)S1$  - программная имитация "триггерного" сигнала  $M1$ . Сигнал имеет выход на переднюю панель в уровнях  $NIM$  с регулируемой длительностью и задержкой.

9.  $NA(0)F(9)S2$  - программный сброс модуля с выходом на переднюю панель с регулируемой длительностью и задержкой.

10.  $NA(1)F(24)S1$  - программная блокировка - имеет выход на переднюю панель с регулируемой длительностью и задержкой (в уровнях  $NIM$ ).

II.  $NA(0)F(27)S1$  - программная установка сигнала запроса  $LAM$ .

Все команды КАМАК, кроме  $NA(0)F(8)-X=1; Q=J$ , сопровождаются сигналами  $X=1; Q=1$ .

Блок МУ ФТС выполнен в конструктиве КАМАК единичной ширины. В блоке применены микросхемы серии K500 и KI55.

4. 16-канальный коммутатор быстрых логических сигналов

Принципиальная схема данного модуля приведена на рис. I2.

Коммутатор выполнен на микросхемах K500ИД164 (основная часть).

Рассмотрим работу блока и выполнение им основных функций и команд КАМАК.

I.  $NA(1)F(17); W1=1$  установка режима добавления единицы к номеру ранее установленного коммутируемого канала (инкрементный режим).

Сигнал со входа "+I" проходит, через схемы пропускания, на вход "+I" установочного счетчика D17 (KI55IE7).

2.  $NA(1)F(17)$ ; - установка режима программного выбора номера коммутируемого канала и блокировка прохождения сигнала со входа "+I".  
 $W1=0$   
 $X=1; Q=1$ .
3.  $NA(0)F(16)$  - установка номера коммутируемого канала по шинам  $W1-W16$  при ранее установленном режиме программного выбора.  
 $X=1; Q=1$ .
4.  $NA(1)F(1)$  - чтение с регистра управления режимами:  
 $X=1; Q=1$  при  $R1=1$  - режим инкрементный ("I"),  
при  $R1=0$  - режим программного выбора.
5.  $NA(0)F(0)$  - чтение по шинам  $R1-R4$  номера установленного канала.  
 $X=1; Q=1$ .
6.  $NA(0)F(9)$  - сброс счетчика установки номера каналов.  
 $X=1; Q=1$ .
7.  $NA(0)F(25)$  - проверка (программная) работы коммутатора в режиме "+I".  
 $X=1; Q=1$ .

Задержка прохождения коммутируемого сигнала со входа на общий выход составляет 15 нс. В блоке применены микросхемы серий K500 и KI55. Блок выполнен в конструктиве КАМАК единичной ширины.

#### 5. Интегратор-интенсиметр в стандарте КАМАК для мониторинга пучка синхротрона

Определение полного потока энергии в пучке синхротрона сводится к измерению суммарного заряда, созданного в ионизационных камерах. В предлагаемой гибридной схеме интегратора тока (см. принципиальную схему на рис.13) основная часть реализова-

на на полупроводниковых приборах, а использование стандартного импульсного трансформатора (МИТ) в цепи блокинг-генератора на лампе 6Ж1Б позволяет полностью решить задачу формирования и усиления импульсов, исключить высоковольтный источник питания. При этом основные достоинства интегратора, построенного по схеме перезарядки ёмкости в сеточной цепи блокинг-генератора, остаются без изменений.

Для расширения возможностей данного прибора и превращения его в функционально-завершенный блок, он дополнен формирователем выходных сигналов и 8-разрядным десятичным счетчиком в стандарте КАМАК [5]. Блок выполнен в конструктиве КАМАК двойной ширины.

#### Основные функции и команды КАМАК:

1.  $NA(0)F(0)$  - чтение количества импульсов от интегратора с де-  
 $X=1; Q=1$  кад I-4 счетчика по шинам  $RI - RI6$ ,
2.  $NA(1)F(0)$  - чтение количества импульсов от интегратора с де-  
 $X=1; Q=1$  кад 5-8 счетчика по шинам  $RI - RI6$ ,
3.  $NA(0)F(2)$  - чтение и сброс декад I-4  
 $X=1; Q=1$  по шинам  $RI - RI6$ ,
4.  $NA(1)F(2)$  - чтение и сброс декад 5-8  
 $X=1; Q=1$  по шинам  $R1-R16$ ,
5.  $NA(0)F(8)$  - проверка состояния триггера LAM,  
 $X=1; Q=L$ . (L устанавливается при переполнении счетчика),
6.  $NA(0,1)F(9)$  - сброс счетчика и триггера LAM,  
 $X=1; Q=0$ .
7.  $NA(0,1)F(10)$  - сброс триггера LAM,  
 $X=1; Q=0$ .

8.  $\text{NA}(0)\text{F}(25)$  - тест интегратора (подключение калибровочной  $X=1; Q=1$ . емкости)

Полная индикация состояния счетчика осуществляется на передней панели цифровыми полупроводниковыми индикаторами.

Диапазон измеряемого заряда в интеграторе-интенсиметре: начальная чувствительность прибора составляет  $0,05 \cdot 10^{-12}$  К а максимальное значение -  $5 \cdot 10^{-8}$  К

В заключение следует отметить, что описанный комплекс электронной аппаратуры в стандарте КАМАК позволил унифицировать многие узлы физической установки, значительно повысили уровень её автоматизации по сравнению с ранее существовавшей, улучшили основные параметры (временные, точность регулировок и т.д.)

Длительная эксплуатация (более 1200 ч) в условиях проведения физического эксперимента на ускорителе показала высокую надежность данного комплекса электронной аппаратуры.

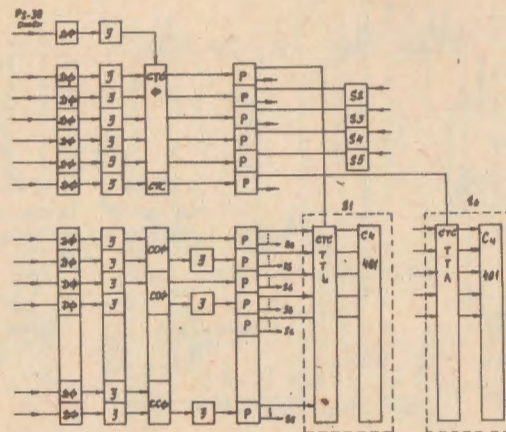


Рис. 1

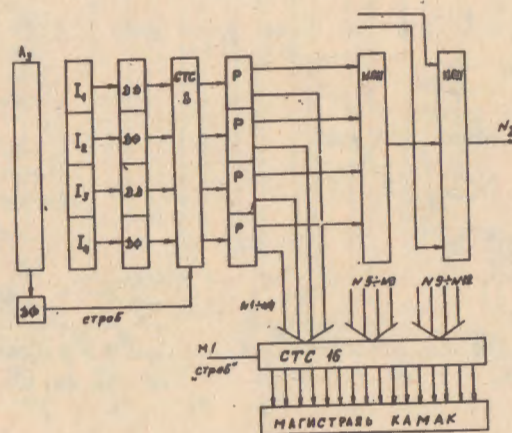


Рис. 2

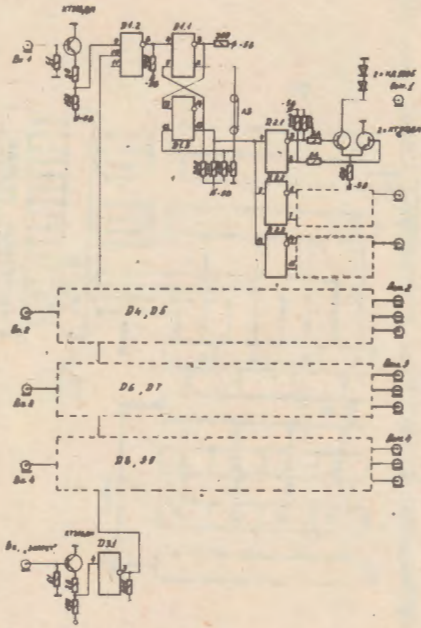


Рис. 4

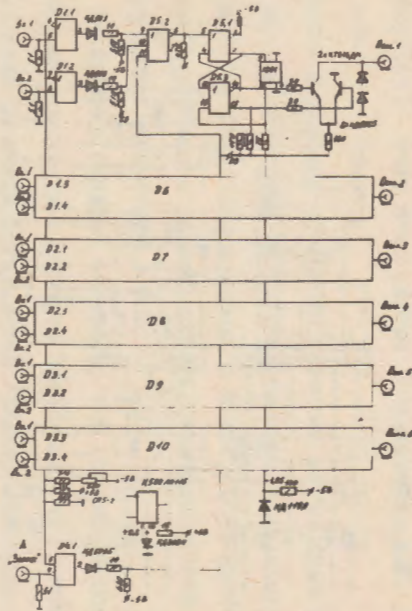


Рис. 3

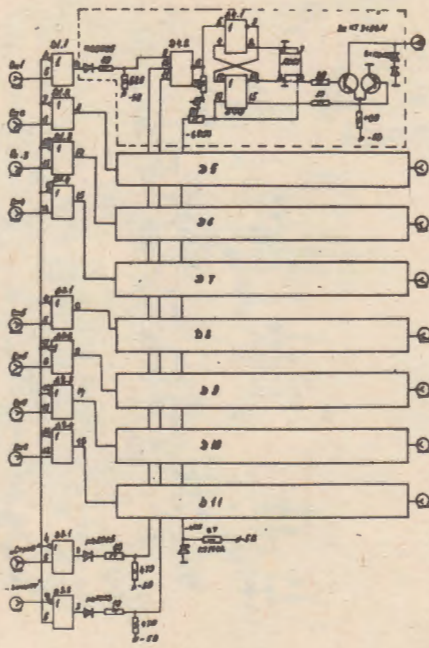


Рис. 6

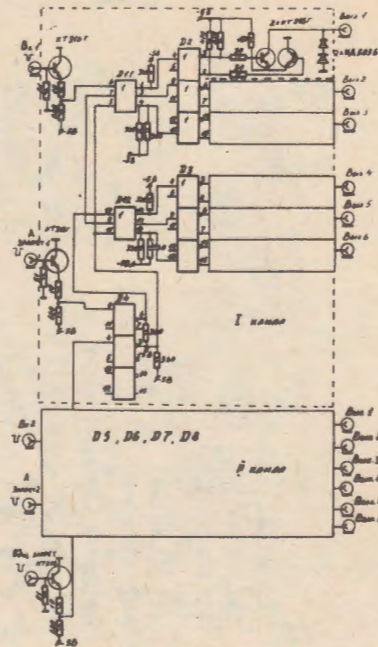


Рис. 5

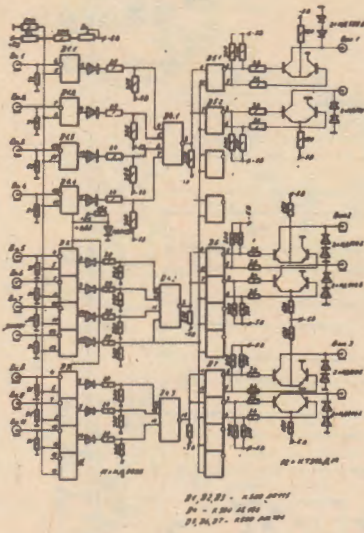


Рис. 8

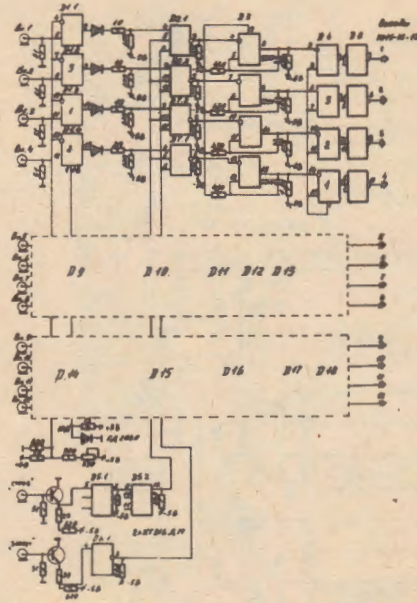


Рис. 7

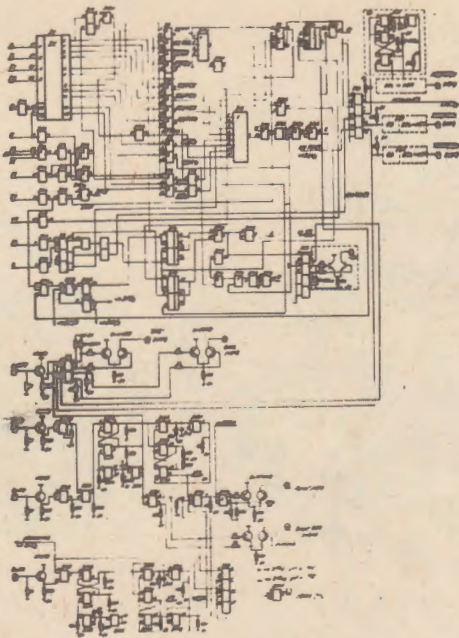


Рис. 10

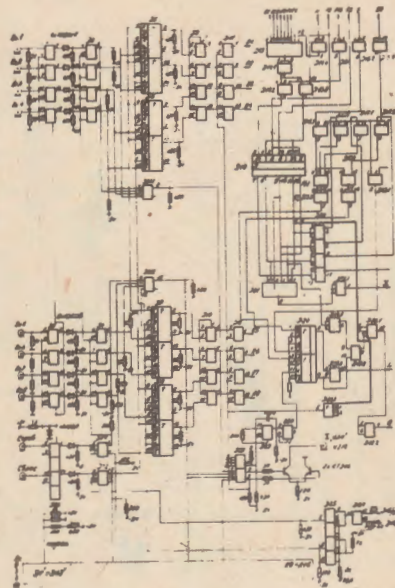


Рис. 9

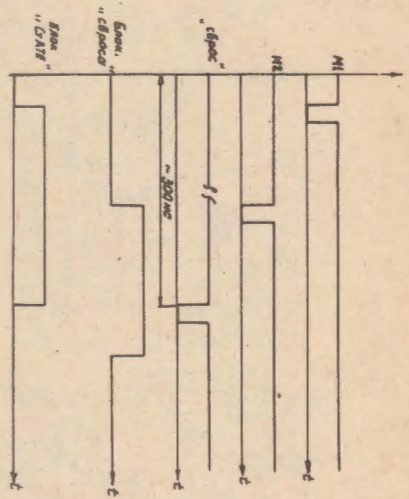


Рис. II

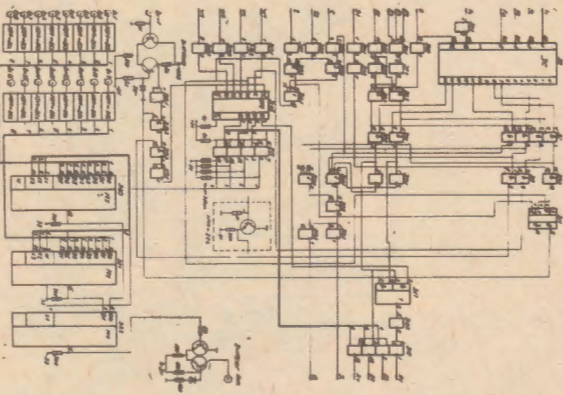


Рис. I2

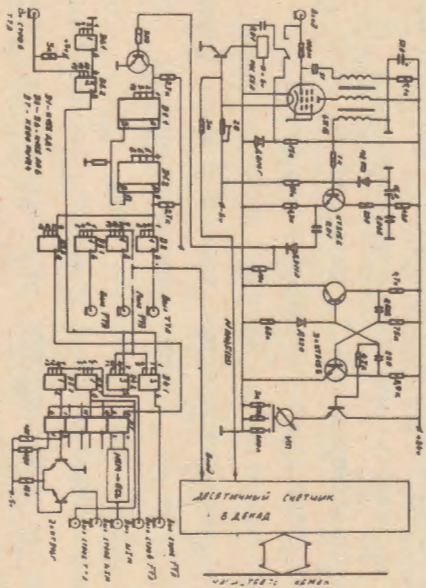


Рис. I3

ПОДПИСИ К РИСУНКАМ

Рис.1 Функциональная блок-схема парного (PS-30) спектрометра: ДФ - дискриминатор-формирователь, З - линия задержки, СТСФ - блок строб-совпадений с формированием по длительности выходного сигнала, СТС ТТЛ - блок строб-совпадений с выходными сигналами в уровнях ТТЛ

Рис.2 Функциональная блок-схема нейтронного спектрометра: А - антисчетчики, I - сцинтилляционные счетчики, СТС8 - восьмиканальная схема строб-совпадений, ДФ - дискриминатор-формирователь, Р - разветвители, СТС16 - 16-канальная схема строб-совпадений с выходом на магистраль КАМАК

Рис.3 Шестиканальная двухходовая схема совпадений с временным формированием выходных сигналов с использованием линии задержки ЛЗО1 и общим каналом запрета: D1 - D4 - K500ЛП115, D5 - D10 - K500ЛМО5

Рис.4 Четырехканальный блок временного формирования со стабильным временем выдержки, разветвлением на 3 выхода каждого канала и общим каналом запрета: D1, D2, D4 - D9 - K500ЛМО5, D3 - K500ЛЕ106

Рис.5 Сдвоенный разветвитель логических сигналов на 6 направлений с каналом запрета: D1, D5 - K500ЛЛ10М, D4, D3, D6 - D8 - K500ЛМО5М

Рис.6 8-канальная схема строб-совпадений с формированием по длительности выходных сигналов с использованием линии задержки ЛЗО1 и общим каналом запрета: D1 - D3 - K500ЛП115, D4 - D11 - K500ЛМО5

Рис.7 12-канальная схема строб-совпадений с выходными сигналами в уровнях ТТЛ и общим каналом запрета: D1, D3, D9, D11, D14, D16 - K500ЛП115М, D2, D6, D7, D10, D15 - K500ЛЕ106М, D4 - K500ПУ125, D5 - K500ЛЛ10М, D8, D13, D18 - K131ЛА3

Рис.8 Смеситель-разветвитель быстрых логических сигналов: D1 - D3 - K500ЛП115М, D4 - K500ЛЕ106М, D5 - D7 - K500ЛМО1

Рис.9 16-канальная схема строб-совпадений с регистром памяти и управлением по магистрали КАМАК: D1, D2, D26 (D1', D2', D26') - K500ЛП115М, D3, D4 (D3', D4') - K500ЛМО1, D5 - D8 (D5' - D8') - K500ТМ130, D9, D10, (D9', D10'), D30 - K500ПУ125, D11, D12, (D11', D12') - K155ЛАВ, D13, D21 - K155ЛА2, D14, D15, D17, D18, D20 - K155ЛА3, D16, D23 - K155ЛА4, D19 - K155ИД4, D22 - K155ЛА8, D24 - K155ТМ6, D7 - K500ЛЛ10М, D25 - K500ПУ124, D31, (D31), D26 - K500ЛМО9М

Рис.10 Модуль управления и формирования "триггерных" сигналов (МУ ФТС): D1 - K155ИД3, D2, D4, D12, D14 - K155ЛН1, D3, D10, D11, D18 - K155ЛА4, D5 - K144ЛА3, D6 - D8, D24 - K155ЛЛ1, D9 - K155ЛЕ1, D13 - K155ЛМ1, D15 - K155ЛА1, D16 - K155ЛА8, D17 - K155ТМ2, D19 - K500ПУ125, D20 - D22, D27, D28, D31, D32 - K500ЛМО2, D23, D33 - K500ПУ125, D25 - K500ЛМО9, D26, D29 - K500ЛМО5, D34 - K155ЛА6,

Рис.11 Временная диаграмма МУ ФТС

Рис.12 16-канальный коммутатор быстрых логических сигналов:

D1, D4, D10, D16 - KI55ЛН1, D2 - KI55ИД4, D3, D6 -  
- KI55ЛА4, D5, D13 - KI55ЛА3, D7, D9 - KI55ЛЛ1,  
D11 - KI55ЛА1, D12, D18 - KI55ЛА8, D14 - KI55ТМ2,  
D15 - KI55ИФ7, D17 - KI55ЛР1, D19 - K500ПВ124,  
D20 - D22 - K500ИД164

Рис.13 Интегратор-интенсиметр в стандарте КАМАК для монитори-  
рования пучка синхротрона: D1 - KI55ЛД3, D2 - D6 -  
- KI55ЛА6, D7 - K500ПВ124

#### СПИСОК ЛИТЕРАТУРЫ

1. Басиладзе С.Г., Тлачала В. Сообщение ОИЯИ I3-7166, 1973, Дубна.
2. Айвазян Р.Х., Волчинский В.Г., Иванов В.А. и др. Блоки наносекундной электроники многоканальной аппаратуры физического эксперимента. Препринт ВФИ-618(8)-83, Ереван, 1983.
3. Басиладзе С.Г. Быстродействующая ядерная электроника. М.: Энергоатомиздат, 1982.
4. Агабабян К.Ш., Адамян Ф.В. и др. Экспериментальная методика для исследования реакции фоторасщепления на пучке линейно-поляризованных фотонов ЕрФИ. Препринт ВФИ-790(17)-85, Ереван, 1985.
5. Журавлев А.И. и др. Цифровые блоки в стандарте КАМАК, разработанные для исследований на ускорителе (выпуск III). Препринт ОИЯИ IO-8754, 1975, Дубна.

Рукопись поступила 4 апреля 1988 г.

В.Г.ВСЛЧИНСКИЙ, В.П.ВУКОЛОВ, П.И.ГАЛУМЯН, А.К.МОВСЕСЯН,  
Р.О.ОГАНЕЗОВ

ЭЛЕКТРОННАЯ АППАРАТУРА ЭКСПЕРИМЕНТАЛЬНОЙ УСТАНОВКИ ПО  
ИССЛЕДОВАНИЮ ПОЛЯРИЗАЦИОННЫХ ПАРАМЕТРОВ В РЕАКЦИЯХ ФОТОРОЖДЕ-  
НИЯ НА НУКЛОНАХ И ЛЕГКИХ ЯДРАХ

Редактор Л.П.Мукаян

Технический редактор А.С.Абрамян

---

Подписано в печать 15/УП-88г. ВФ-03199 Формат 60x84/16  
Офсетная печать. Уч.изд.л. 1,5 Тираж 299 экз. Ц. 22 к.  
Заказ тип. № 356 Индекс 3624

---

Отпечатано в Ереванском физическом институте  
Ереван 36, Маркаряна 2

The address for requests:  
Information Department  
Yerevan Physics Institute  
Markaryan St., 2  
Yerevan, 375036  
Armenia, USSR