

ԵՐԵՎԱՆԻ ՖԻԶԻԿԱԿԱՆ ԻՆՏԻՏՈՒՏ  
ЕРЕВАНСКИЙ ФИЗИЧЕСКИЙ ИНСТИТУТ

ԳԻՏԱԿԱՆ ՀԱՂՈՐԴՈՒՄ ՆԱՍԿԻ ՄԵԼԵՍԵՆԻ  
НАУЧНОЕ СООБЩЕНИЕ

ЕФИ-79(74)

А.Т.Дадян, Э.О.Оганесян

ИНТЕРФЕЙС КАНАЛА ПРЯМОГО ДОСТУПА

В ПАМЯТЬ PDP-9

ԱՐՄՍ

ԵՐԵՎԱՆ

1974

ԵՐԵՎԱՆ



ЕРЕВАНСКИЙ ФИЗИЧЕСКИЙ ИНСТИТУТ

Научное сообщение ЕФИ-79 (74)

А.Т.ДАДЯН, З.О.ОГАНЕСЯН

ИНТЕРФЕЙС КАНАЛА ПРЯМОГО ДОСТУПА В ПАМЯТЬ

PDP-9

Ереван 1974

А.Т.ДАДЯН,З.О.ОГАНЕСЯН

ИНТЕРФЕЙС КАНАЛА ПРЯМОГО ДОСТУПА В  
ПАМЯТЬ PDP-9

Рассмотрена работа канала прямого доступа в память ЭВМ PDP-9. Приводятся функциональные схемы интерфейса канала.

Ереванский физический институт

Ереван 1974

Scientific Report ЕФМ-79(74)

A.T. DADIAN, Z.O. OGANESSIAN

PDP-9 DIRECT MEMORY ACCESS  
CHANNEL INTERFACE

The operation of the PDP-9 Direct Memory Access channel is considered. The functional blocks of the channel interface are described.

Yerevan Physics Institute

© Ереванский физический институт, 1974

В ЭВМ PDP-9 имеется канал непосредственного доступа в память (DMA), который позволяет передавать информацию в память машины с буферного регистра внешнего устройства или в обратном направлении с максимальной скоростью - до 1000 000 слов/сек.

В машине для этого канала предусмотрен мультиплексер, который управляет передачами по каналу DMA и позволяет подключать к каналу до трех внешних устройств.

Канал DMA имеет наивысший приоритет из всех каналов машины. Целесообразно соединение с ЭВМ по каналу DMA быстродействующих устройств, передающих с большой скоростью массивы информации, т.к. при этом при небольшой потере машинного времени можно передавать большое количество информации. Канал работает не прерывая работу процессора, захватывая циклы памяти машины (1 мксек) для передачи каждого слова. При выполнении команд, не имеющих обращения к памяти, процессор и канал DMA работают перекрываясь (1).

Ниже приводится описание интерфейса для подключения к каналу DMA устройства потребителя.

Интерфейс содержит регистр текущего адреса, по которому должно быть записано переданное слово, и регистр - счетчик количества передаваемых слов с возможностью предварительной загрузки этих регистров с машины по программно управляемому каналу (2).

Исходя из специфики устройства, работающего на канал DMA, информация передается в PDP-9 массивами по 1000 слов, для чего

в памяти машины отводится соответствующее поле под буфер, учитывая необходимую защиту остальной части памяти. Величину и местонахождение отведенного буфера при необходимости можно легко менять с небольшим количеством изменений связей в схеме регистра текущего адреса.

После обработки массива содержимое буфера переписывается на внешние накопители (маг. диск; магн. лента). Интерфейс использует один универсальный регистр, выполняющий функцию как регистра текущего адреса, так и счетчика количества слов.

На рис. I приведена блок-схема интерфейса. Интерфейс состоит из универсального регистра текущего адреса и схемы признака готовности интерфейса для передачи информации по DMA в память. Универсальный регистр текущего адреса выполнен в виде счетчика, который начинает счет с определенного числа (адреса первого слова, задаваемого схемой). Количество переданных слов в массиве не может превышать конечного адреса отведенного буфера, так как предусмотрена схемная защита, которая блокирует дальнейшую передачу информации по DMA в память.

После приема массива из машины по программно управляемому каналу посылается сигнал, по которому универсальный регистр текущего адреса приводится в начальное состояние. В схеме признака готовности интерфейса вырабатываются соответствующие уровни необходимые для управления каналом DMA ДМО9А, для определения направления и вида передачи по каналу, а также анализируется состояние универсального регистра текущего адреса и, при условии  $[P_r] < A$  (где A — последний адрес DMA, отведенного в памяти РДР-9), устройством потребителя разрешается прием по каналу DMA следующего слова массива.

Интерфейс работает следующим образом.

В исходном состоянии универсальный регистр текущего адреса содержит адрес памяти, в котором будет записано первое слово данных. Когда начинается прием массива и первое слово данных находится в буферном регистре устройства, из управления устройством посылается сигнал запроса, который устанавливает в схеме признака готовности интерфейса триггер запроса в "1". Высокий уровень с единичного выхода этого триггера поступает в ДМОЭА как запрос DMA. Этот запрос принимается PDP-9 и канал синхронизируется с машиной следующим же тактовым импульсом памяти (см. временную диаграмму, рис.2). Спустя 0,3 мксек из машины поступает ответ о том, что запрос принят. Этим сигналом триггер запроса сбрасывается. В первой половине последующего цикла памяти машины (цикла, захваченного каналом) с универсального регистра в память принимается адрес, а во второй половине цикла - слово данных.

Машина дает ответный сигнал о том, что адрес принят. Этот сигнал в схеме интерфейса используется для прибавления "1" в регистр текущего адреса. Во второй половине цикла памяти слово данных, находящееся на выходе буферного регистра устройства, записывается в память, и машина выдает ответный сигнал о приеме слова данных. Этот сигнал посылается в управление устройством, разрешая прием в буферный регистр следующего слова данных и посылая нового запроса канала DMA.

Для согласования уровней интегральных микросхем серии 155, использованных в электронике интерфейса, с уровнями PDP-9 использованы специальные преобразователи уровней [2].

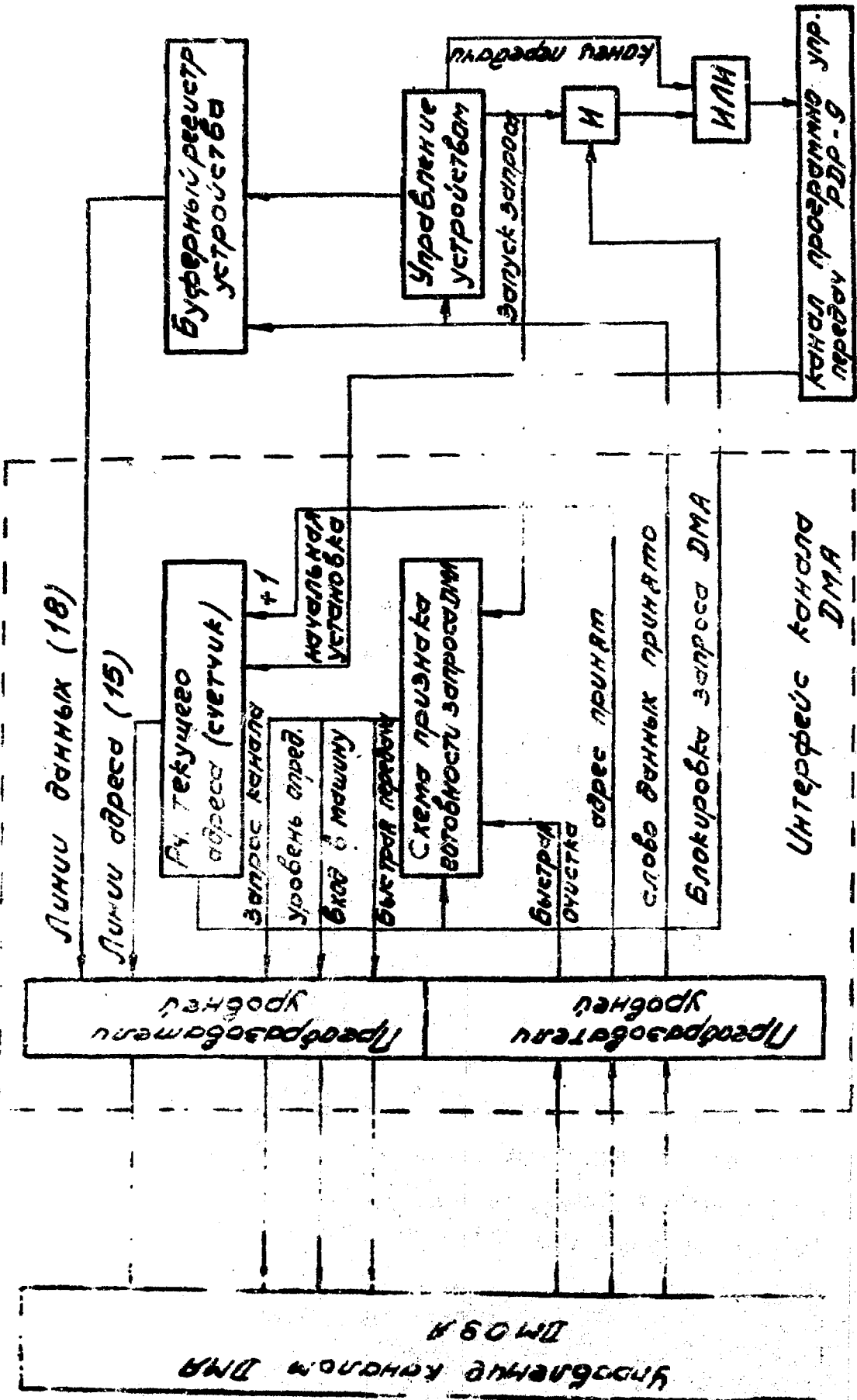


Рис. 1 Блок-схема интерфейса канала DMA.

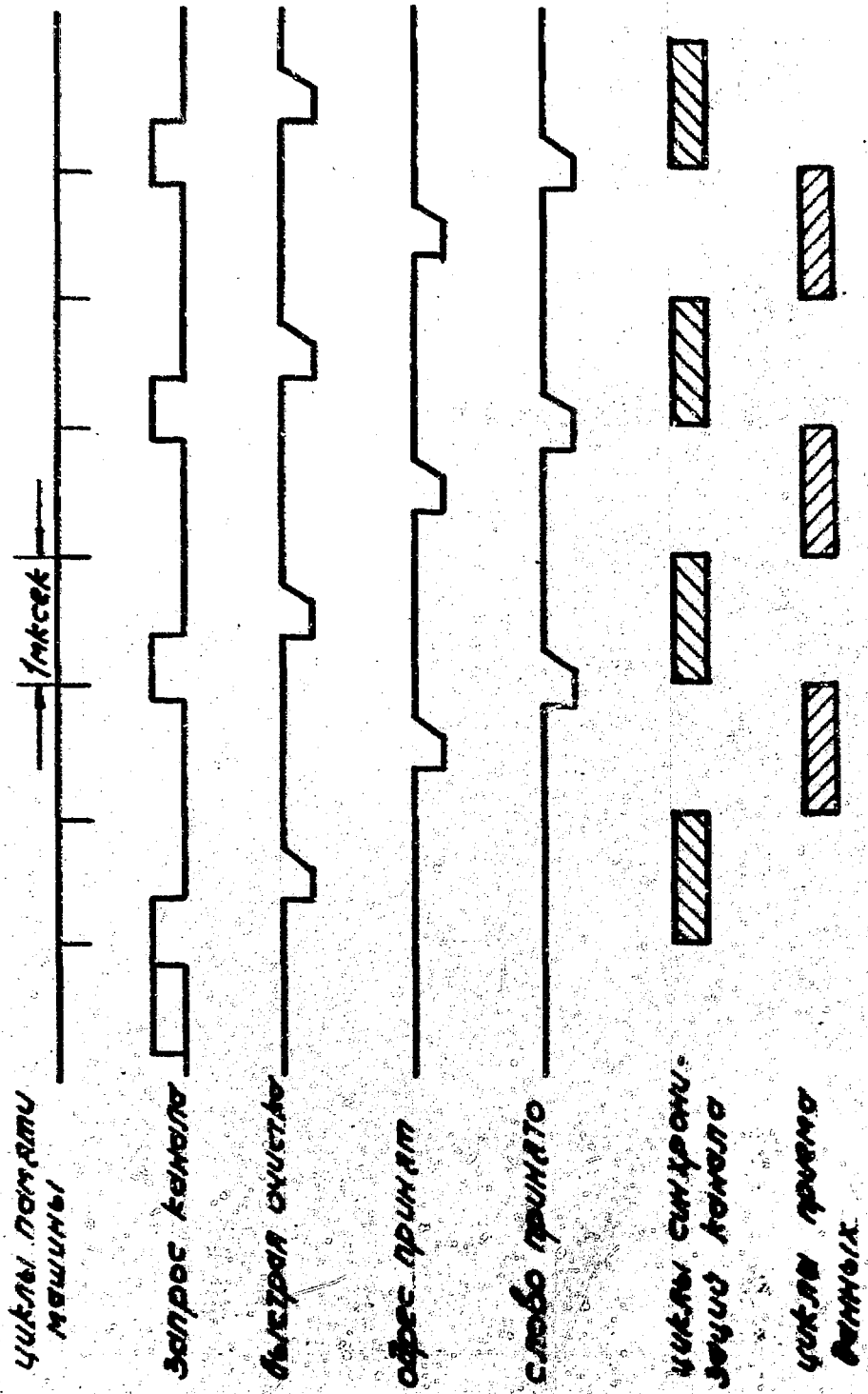


Рис. 2 Временная диаграмма работы канала ЭМА

## ЛИТЕРАТУРА

1. Б.А.АВЕТЯН и др. Каналы связи ЭВМ PDP-9 с экспериментальными установками ЕФИ-24 (73)
2. A.T.Dadien et al. "A Small Data Acquisition and Processing System".  
(в печати).

Рукопись поступила 9 июля 1974г.



Редактор Л.П.Мукаян

Заказ 0905

ВЭ-03408

Тираж 300

---

Подписано к печати 25/X-74 г. Формат издания 30 х 40

0,5 уч. изд.л. Ц. 4 к.

---

Отпечатано на ротативе  
Ереванского физического института, Ереван 36, пер. Маршарина 2